

Jornadas de Automática

Aplicación de interlacing a reguladores en espacio de estados

José Vicente Roig^a, Julián J. Salt^a

^a Depto. de Ingeniería de Sistemas y Automática, Universitat Politècnica de València, Camino de Vera s/n, 46022 Valencia, España.

To cite this article: Roig, J.V., Salt, J.J. 2026. Interlacing Application to State Space Regulators. Jornadas de Automática, 47. <https://doi.org/10.17979/ja-cea.2026.47.13661>

Resumen

Este trabajo presenta una formulación de la técnica de control interlacing directamente sobre la representación en espacio de estados de reguladores lineales discretos, aplicable a sistemas MIMO de dimensión arbitraria. La descomposición propuesta opera sobre las matrices del regulador discretizado, particionando sus dinámicas en un subregulador rápido, actualizado en cada periodo de muestreo, y N subreguladores lentos, actualizados de forma entrelazada con periodo $N \cdot T$. Se analizan dos realizaciones del regulador, la forma diagonal (modal) y la forma balanceada, y para cada una se estudian distintos criterios de actualización de las entradas y salidas de los subreguladores lentos. La técnica reduce la carga computacional sin descartar ninguna dinámica del regulador ni modificar el periodo de muestreo. Como ejemplo de aplicación se presenta el caso del arranque de aerogeneradores con regulador de síntesis- μ de orden 15, confirmando la validez y el ahorro computacional de la metodología propuesta.

Palabras clave: Control interlacing, Control multirate, Control multivariable, Métodos en espacio de estados, Forma modal, Realización balanceada, Ahorro computacional.

Interlacing Application to State Space Regulators

Abstract

This paper presents a formulation of the interlacing control technique directly on the state-space representation of discrete-time linear controllers, applicable to MIMO systems of arbitrary dimension. The proposed decomposition acts on the state matrices of the discretized controller and partitions its dynamics into a fast sub-controller, updated at every sampling period, and N slow sub-controllers, updated in an interleaved fashion with period $N \cdot T$. Two controller realisations are analysed, the diagonal (modal) form and the balanced form, and for each of them different input-output update criteria for the slow sub-controllers are examined. The technique reduces the computational load without discarding any controller dynamics or modifying the sampling period. As an application example, the proposed methodology is assessed in the black-start operation of wind turbines using a 15th-order μ -synthesis controller, confirming both its validity and the achieved computational savings.

Keywords: Interlacing control, Multirate control, Multivariable control, State-space methods, Modal form, Balanced realization, Computational saving.

1. Introducción

El diseño de reguladores mediante metodologías de control robusto, tales como QFT, H_∞ o la síntesis μ , conduce de forma habitual a reguladores de orden elevado. Los polos de estos reguladores suelen estar asociados a dinámicas que evolucionan en escalas de tiempo claramente separadas:

algunas muy rápidas, fundamentales para la respuesta transitoria, y otras más lentas, relacionadas con los requisitos de robustez. Esta separación de escalas temporales ofrece una oportunidad natural para reducir la carga computacional mediante técnicas multirate. La reducción de la carga computacional se hace imprescindible en aplicaciones multitarea, donde el tiempo de CPU debe repartirse entre

diferentes algoritmos de control. Un ejemplo típico de aplicación serían los sistemas de control que integran los vehículos autónomos.

Las dos estrategias más directas para reducir el coste computacional son la reducción del orden del regulador y el aumento del período de muestreo. Sin embargo, ambas presentan inconvenientes: la reducción de orden implica descartar dinámicas del regulador, con la consiguiente pérdida de prestaciones o robustez; el aumento del período de muestreo degrada la respuesta transitoria y puede comprometer la estabilidad. Ambas alternativas suponen, en definitiva, una pérdida de información respecto al regulador original.

Una solución alternativa la ofrecen los reguladores interlacing (Wu *et al.*, 2003), (Ding *et al.*, 2004), (Salt *et al.*, 2014), que distribuyen el cálculo de la acción de control a lo largo de N periodos rápidos sucesivos, sin prescindir de ninguna de las dinámicas del regulador. En cada periodo rápido T solo se evalúa la contribución del subregulador rápido y de uno de los N subreguladores lentos, que se actualizan a periodo $N \cdot T$ desfasados T segundos unos de otros. De esta forma, en el transcurso de N periodos rápidos se ha calculado la contribución de todos los modos del regulador.

Los trabajos previos sobre interlacing se han formulado principalmente en términos de funciones de transferencia SISO, explotando la descomposición en fracciones simples para separar los polos del regulador. Esta formulación no se extiende de forma directa a reguladores MIMO expresados en espacio de estados, que es el formato natural de salida de los procedimientos de síntesis H_∞ y μ .

El presente trabajo propone una formulación de la técnica interlacing directamente sobre la representación en espacio de estados del regulador discreto, válida para sistemas MIMO de dimensión arbitraria. Se analizan dos realizaciones del regulador —la forma diagonal (modal) y la forma balanceada—, y para cada una se estudian distintos criterios de actualización de las entradas y salidas de los subreguladores lentos. La contribución principal consiste en la formulación matricial de la partición interlacing en espacio de estados y en el análisis comparativo de las realizaciones y criterios de actualización propuestos.

2. Técnica interlacing en espacio de estados

2.1. Planteamiento del problema

Con el objetivo de extender las formulaciones clásicas de interlacing basadas en funciones de transferencia al marco de reguladores MIMO en espacio de estados, se considera un regulador discreto C de tiempo invariante de orden n , con p entradas y m salidas, cuya representación en espacio de estados con periodo de muestreo T es:

$$\begin{cases} x_c(k+1) = A_c \cdot x_c(k) + B_c \cdot u_c(k) \\ y_c(k) = C_c \cdot x_c(k) + D_c \cdot u_c(k) \end{cases} \quad (1)$$

donde $x_c \in R^n$ es el vector de estado del regulador, $u_c \in R^p$ la entrada al regulador (habitualmente la señal de error), $y_c \in R^m$ la salida del regulador o acción de control. La evaluación de este regulador en cada instante k requiere el cálculo de n ecuaciones de estado.

El objetivo de la técnica interlacing es reducir el número de operaciones requeridas en cada periodo rápido T , distribuyendo parte del cómputo en periodos lentos de duración $N \cdot T$, sin modificar la función de transferencia del regulador ni descartar ninguno de sus modos dinámicos.

2.2. Descomposición interlacing

La idea fundamental consiste en descomponer el regulador C en $N + 1$ subreguladores parciales: un subregulador rápido C_f y N subreguladores lentos $C_{s,1}, C_{s,2}, \dots, C_{s,N}$, de forma que los estados del regulador se reparten entre todos los subreguladores: $n = n_f + \sum_{i=0}^N n_{s,i}$. Y que la acción de control total sea la suma de las contribuciones de todos ellos:

$$y_c(k) = y_f(k) + y_{s,1}(k) + y_{s,2}(k) + \dots + y_{s,N}(k) \quad (2)$$

El subregulador rápido C_f se evalúa en cada instante k (período T). El subregulador lento $C_{s,i}$ se evalúa únicamente en los instantes $k = i - 1, N + i - 1, 2N + i - 1, \dots$ (período $N \cdot T$, con desfase $(i - 1)T$ respecto al inicio del ciclo). En los instantes en que un subregulador lento no se evalúa, su contribución a la acción de control se mantiene constante mediante un retentor de orden cero (ZOH). Esto permite una reducción del orden n del regulador a un orden efectivo n_N :

$$n_N = n_f + \frac{n - n_f}{N} = n_f + \frac{\sum_{i=0}^N n_{s,i}}{N} \quad (3)$$

Por ejemplo, para $N = 3$, la Figura 1 ilustra los instantes de actualización de cada subregulador.

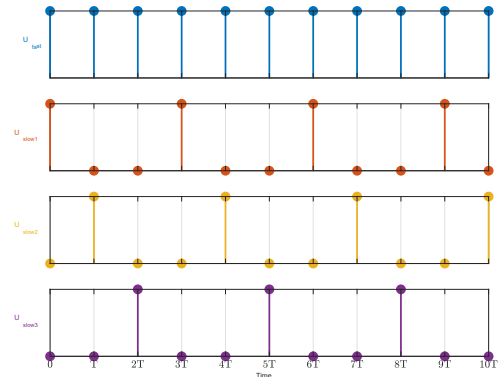


Figura 1: Instantes de actualización de los subreguladores ($N = 3$).

3. Realizaciones del regulador en espacio de estados

3.1. Forma diagonal (modal)

La forma diagonal (modal) del regulador se obtiene mediante una transformación lineal T_d que diagonaliza por bloques la matriz A_d , de forma que $A_d = T_d \cdot A_c \cdot T_d^{-1} = \text{diag}\{A_1, A_2, \dots\}$. Los bloques de la diagonal tendrán dimensión 1×1 para polos (valores propios) reales independientes ($A_i = \lambda_i$); y dimensión 2×2 para polos dobles ($A_i = \begin{bmatrix} \lambda_i & 1 \\ 0 & \lambda_i \end{bmatrix}$) o polos complejos conjugados en $p = -\sigma_i \pm \beta_j j$, ($A_i = \begin{bmatrix} \sigma_i & \omega_i \\ -\omega_i & \sigma_i \end{bmatrix}$).

En la forma modal, cada componente del vector de estado x_d corresponde exactamente a un modo dinámico del regulador, asociado a un polo simple, a un polo doble o a un par de polos complejos conjugados. Esto permite una asignación directa y transparente de los modos a los

subreguladores, que se ordenan de menor a mayor $|\lambda_i|$, que equivale a ser ordenados de más rápido a más lento. Así los modos más rápidos que se asignan al subregulador rápido están los primeros, y los siguientes modos se reparten entre los subreguladores lentos.

De forma alternativa, podrían plantearse otros criterios de ordenación de los modos en la forma diagonal. La ganancia estática de cada modo permitiría priorizar el comportamiento estacionario. O las ganancias relativas del modelo balanceado de cada modo permitiría priorizar los modos más controlables-observables.

En forma modal las matrices del regulador quedan:

$$\begin{cases} x_d(k+1) = \begin{bmatrix} A_f & 0 & \cdots & 0 \\ 0 & A_{s,1} & 0 & \vdots \\ \vdots & \vdots & \ddots & 0 \\ 0 & \cdots & 0 & A_{s,N} \end{bmatrix} x_d(k) + \begin{bmatrix} B_f \\ B_{s,1} \\ \vdots \\ B_{s,N} \end{bmatrix} u_c(k) \\ y_c(k) = [C_f \quad C_{s,1} \quad \cdots \quad C_{s,N}] x_d(k) + D_c u_c(k) \end{cases} \quad (4)$$

Por la sencillez de la estructura, la implementación de la forma diagonal, ya ofrece de por sí un ahorro computacional. Al evaluar ecuaciones de estado que solo dependen de una sola variable de estado, el coste computacional será proporcional a: $n \cdot (1 + p)$ operaciones por periodo. Este ahorro computacional puede aumentarse al aplicar interlacing al regulador. El subregulador rápido opera con las matrices (A_f, B_f, C_f, D_c) y se actualiza en cada periodo T . El subregulador lento i opera con las matrices $(A_{s,i}, B_{s,i}, C_{s,i}, 0)$, que se actualiza con periodo $N \cdot T$ con un desfase $T(i - 1)$.

3.2. Forma balanceada

La realización balanceada del regulador se obtiene mediante una transformación T_b que iguala los gramianos de controlabilidad y observabilidad a una matriz diagonal: $W_c = W_o = \text{diag}\{\sigma_1, \sigma_2, \dots, \sigma_n\}$, donde σ_i son los valores singulares de Hankel del sistema, ordenados de mayor a menor. En la forma balanceada, los estados con mayores valores σ_i son los más significativos desde el punto de vista entrada-salida, mientras que los estados con menores σ_i contribuyen menos a la respuesta del sistema. La partición interlacing en esta realización se realiza atendiendo a los valores singulares: los estados asociados a los mayores σ_i se asignan al subregulador rápido, y los restantes, agrupados en N bloques, a los subreguladores lentos. El modelo balanceado se puede escribir como (A_b, B_b, C_b, D_c) , para el caso $N = 3$:

$$\begin{cases} x_b(k+1) = A_b \cdot \begin{bmatrix} x_f(k) \\ x_{s,1}(k) \\ x_{s,2}(k) \\ x_{s,3}(k) \end{bmatrix} + B_b \cdot u_c(k) \\ y_c(k) = C_b \cdot x_b(k) + D_c \cdot u_c(k) \end{cases} \quad (5)$$

Con: $A_b = \begin{bmatrix} A_{11} & A_{12} & A_{13} & A_{14} \\ A_{21} & A_{22} & A_{23} & A_{24} \\ A_{31} & A_{32} & A_{33} & A_{34} \\ A_{41} & A_{42} & A_{43} & A_{44} \end{bmatrix}$, $B_b = \begin{bmatrix} B_1 \\ B_2 \\ B_3 \\ B_4 \end{bmatrix}$, $C_b = [C_1 \quad C_2 \quad C_3 \quad C_4]$.

A diferencia de la forma diagonal, la forma balanceada (A_b, B_b, C_b, D_c) no presenta estructura de bloque diagonal en la matriz A_b . Por ello, la partición no es exacta en términos de modos, sino de estados: el subregulador rápido y los lentos quedan acoplados a través de los términos de A_b situados fuera de los bloques asignados a cada uno. Este acoplamiento

provoca una residualización de los polos de los subreguladores que se incrementa con el grado de partición N , y puede interpretarse como un mayor grado de acoplamiento entre los distintos bloques. Para cada subregulador, el resto de subreguladores son considerados como entradas. Por tanto, la forma balanceada no aporta ahorro computacional respecto al regulador completo mientras no se aplique interlacing.

Al aplicar interlacing, para cada subregulador el resto de subreguladores son considerados como entradas que se actualizan en instantes distintos. Por ejemplo, en (Ec6) se presenta el subregulador rápido, x_f , que se actualiza en cada instante T ; mientras que los estados lentos, $x_{s,i}$, se actualizan en instantes $N \cdot T$ desfasados $(i - 1)T$.

$$x_f(k+1) = A_{11}x_f(k) + [B_1 \quad A_{12} \quad A_{13} \quad A_{14}] \begin{bmatrix} u_c(k) \\ x_{s,1}(k) \\ x_{s,2}(k) \\ x_{s,3}(k) \end{bmatrix} \quad (6)$$

La ecuación de salida (ver Ec5) se evalúa a periodo rápido, pero sus aportaciones ponderadas por C_b se actualizan en instantes diferentes, tal como se muestra en la Figura 1.

4. Criterios de actualización de subreguladores lentos

En el esquema interlacing, la acción de control se descompone en un subregulador rápido, evaluado a periodo T , y varios subreguladores lentos, evaluados a periodo $N \cdot T$ de forma entrelazada. Este planteamiento se enmarca en la teoría de control multirate y se relaciona con operaciones de *skip* usadas para obtener modelos equivalentes en un meta-periodo $N \cdot T$ (Salt et al., 2005), (Salt et al., 2018). Esta estructura permite definir estrategias de muestreo diferenciadas para la entrada y la salida de los subreguladores lentos, siguiendo la nomenclatura de (Salt, 2025). En la entrada, la estrategia I1 utiliza en cada instante la muestra disponible a periodo rápido, mientras que I2 emplea una única muestra común tomada a tasa lenta dentro de cada metaperíodo. En la salida, O1 actualiza la contribución de cada bloque lento justo cuando dicho bloque se activa, mientras que O2 almacena las salidas parciales de todos los bloques lentos y las aplica conjuntamente al final del metaperíodo. En este trabajo se analizan dos configuraciones: I1O2, donde todos los subreguladores lentos se calculan en un mismo instante lento y sus salidas se aplican de forma desfasada en periodos rápidos sucesivos, e I2O2, donde cada subregulador lento se calcula y aplica exactamente en el instante rápido en el que su salida se utiliza.

La estructura del regulador con sus sub-bloques lentos con implementación entrelazada es un sistema periódicamente variable en el tiempo. Para el estudio de su estabilidad resulta útil la obtención de un modelo lineal e invariable en el tiempo mediante la técnica de lifting discreto. De esta forma y tal y como se demuestra en (Baños et al., 2021) es posible analizar la estabilidad del lazo que incorpora este tipo de estructura, lo que a pesar de su importancia excede de la intención de este artículo.

Para el modelo diagonal las dos configuraciones pueden verse en la Figura 2 y la Figura 3, y para el modelo balanceado en la Figura 4 y la Figura 5.

Desde el punto de vista computacional, la configuración I1O2 concentra mucho cálculo en el primer periodo rápido de cada ciclo lento, mientras que I2O2 reparte ese esfuerzo y

minimiza memoria intermedia, resultando más eficiente y con acciones de control más recientes.

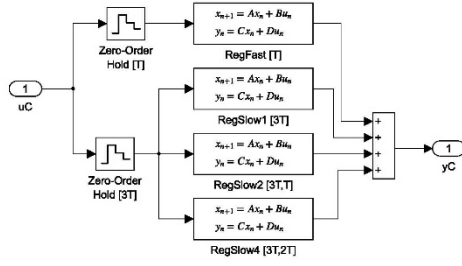


Figura 2: Interlacing I1O2 (N=3) en controlador diagonal.

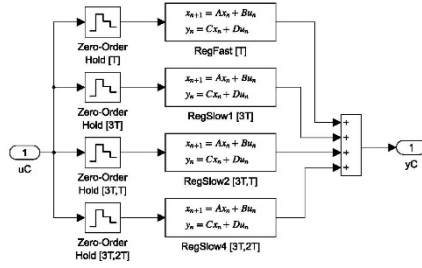


Figura 3: Interlacing I2O2 (N=3) en controlador diagonal.

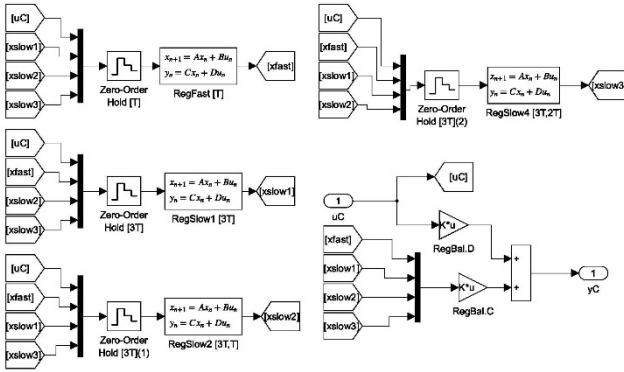


Figura 4: Interlacing I1O2 (N=3) en controlador balanceado.

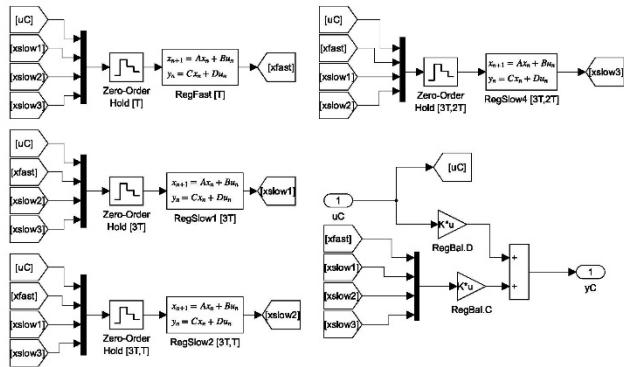


Figura 5: Interlacing I2O2 (N=3) en controlador balanceado.

5. Coste computacional

De forma aproximada, se puede determinar la carga computacional, en un periodo T , de un regulador a partir del número de operaciones (multiplicaciones y sumas) que se realizan en las ecuaciones de estado. (Sahinkaya *et al.*, 2020) y (Roig *et al.*, 2026), realizan un cálculo del coste computacional similar para controladores de alto orden. Para un regulador con p entradas, de orden n (n ecuaciones de

estado), donde todas las variables de estado influyen en el resto de variables de estado, el coste computacional puede expresarse como:

$$C_{op} = n \cdot (n + p) \quad (7)$$

Si la estructura de las ecuaciones de estado implementadas es más sencilla, este coste puede reducirse. La estructura más sencilla sería la estructura diagonal, donde cada variable de estado solo depende de ella misma. Así, para la estructura diagonal en espacio de estados, el coste computacional se reduce a:

$$Cd_{op} = n \cdot (1 + p) \quad (8)$$

Por lo tanto, el uso de una implementación diagonal ya implica un ahorro computacional, que puede estimarse como:

$$Sd = \left(1 - \frac{Cd_{op}}{C_{op}}\right) = 1 - \frac{1 + p}{n + p} = \frac{n - 1}{n + p} \quad (9)$$

En una implementación entrelazada de orden N , los n estados del controlador se distribuyen entre un subcontrolador rápido de orden n_f y N subcontroladores lentos (con un orden medio dado por $n_s = (n - n_f)/N$). En este esquema, en cada periodo de muestreo rápido solo se evalúan el subcontrolador rápido y uno de los subcontroladores lentos. El coste computacional resultante, tanto para las formas balanceadas como diagonales, puede estimarse como:

$$C_N = (n_f + n_s) \cdot (n + p) \quad (10)$$

$$Cd_N = (n_f + n_s) \cdot (1 + p)$$

El ahorro computacional obtenido al aplicar entrelazado, para ambas estructuras, puede calcularse como:

$$S_N = \left(1 - \frac{C_N}{C_{op}}\right) = \left(1 - \frac{Cd_N}{Cd_{op}}\right) = \frac{n - (n_f + n_s)}{n} \quad (11)$$

A mayor orden de interlacing (N), y a menor orden en el subregulador rápido (C_f) mayor ahorro computacional se consigue; pero también mayor pérdida de prestaciones con respecto al control sin interlacing.

6. Aplicación al arranque aerogeneradores

(Navarro *et al.*, 2026) presenta un regulador discreto robusto diseñado por síntesis- μ para el arranque de aerogeneradores. El regulador diseñado es un controlador en cascada tensión-corriente de orden 15, que se expresa en espacio de estados con una estructura estándar LFT, siendo las 3 entradas al regulador: $u_c = [e \ i_1 \ i_2]^T$.

Tabla 1: Polos, rapidez, ganancia y gramiano.

Polos	p	Ganancia	Gramiano
0.1596	0.1596	0.0664	5.074e3
0.8143	0.8143	0.0749	3.462e1
0.6898±0.4843i	0.8428	0.0750	5.073e3
0.9451	0.9451	0.1546	1.346e0
0.9951±0.0370i	0.9958	0.0271	1.337e0
0.9973±0.0369i	0.9980	0.0060	7.556e-3
0.9985±0.0388i	0.9993	0.0094	9.486e-3
0.9990±0.0388i	0.9998	0.0721	5.062e-2
0.9992±0.0388i	1.0000	0.8160	8.901e-2

El regulador se expresa en forma diagonal, proporcionando las dinámicas de la Tabla 1, donde se deduce que los 5 primeros modos (los más rápidos) son además los que presentan un mayor gramiano y por tanto los que determinan

el orden del modelo reducido. Si se quiere mantener un buen comportamiento en el regulador interlacing lo adecuado sería mantener en el subregulador rápido las 5 primeras dinámicas y repartir el resto de dinámicas (todas complejas) entre los subreguladores lentos. La opción más equilibrada sería un subregulador rápido de orden $n_f = 7$ y 4 subreguladores lentos ($N = 4$) de orden 2 cada uno, $n_{s,i} = 2$. Tomar un N mayor ya no sería adecuado, porque obligaría a reducir el orden del subregulador rápido, remuestreando a periodo lento dinámicas de mucha importancia produciendo un empeoramiento considerable del comportamiento.

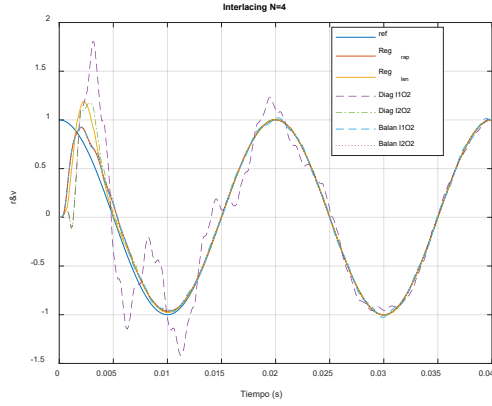


Figura 6: Comparativa de diferentes configuraciones

En la Figura 6 se puede observar la respuesta que se obtiene para las diferentes configuraciones de $N = 4$. Señalar que para la descomposición del regulador balanceado se ha tenido que asignar orden 8 al subregulador rápido para obtener una respuesta estable. Por tener mayor orden en el subregulador rápido, las configuraciones con el modelo balanceado ofrecen un mejor comportamiento que las del modelo diagonal en simulación, pero una mayor carga computacional. También puede observarse que la configuración I2O2 presenta un mejor comportamiento que la I1O2 al calcularse los reguladores lentos con la entrada en el mismo periodo lento en que se aplican. Además, la configuración I1O2 presenta un reparto desigual en el tiempo de computación, ya que en el primer periodo rápido se calculan todos los subreguladores lentos que se actualizan en los instantes sucesivos.

Respecto al reparto de la acción entre los subreguladores lentos, es más equitativo en el modelo diagonal que en el balanceado, donde los subreguladores lentos tendrán cada vez menos influencia, como puede observarse en la Figura 7. Esto sería apropiado en entornos de control anytime (Bhattacharya *et al.*, 2009), donde el tiempo de computación disponible puede ir cambiando de un periodo a otro dependiendo de la disponibilidad de CPU en entornos multitarea.

6.1. Ahorro computacional

Para la forma diagonal con un regulador de orden $n = 15$ y $p = 3$ entradas, al aplicar un interlacing de $N = 4$, con $n_f = 7$ y $n_s = (n - n_f)/N = 2$:

$$S_N = \left(1 - \frac{Cd_N}{Cd_{op}}\right) = \frac{n - (n_f + n_s)}{n} = 40\% \quad (12)$$

Mientras que en la forma balanceada se considera el ahorro computacional medio con $n_f = 8$ y $n_s = 1.75$, ya que el orden de los subreguladores lentos no es el mismo en todos los periodos:

$$S_N = \left(1 - \frac{C_N}{C_{op}}\right) = \frac{n - (n_f + n_s)}{n} = 35\% \quad (13)$$

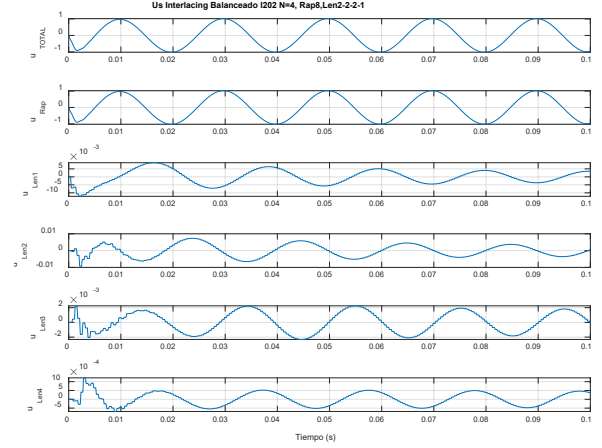


Figura 7: Acciones de control en interlacing balanceado

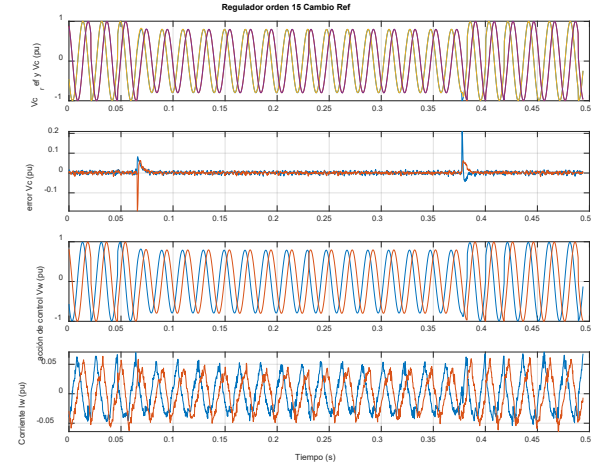


Figura 8: Experimento con Regulador orden 15

6.2. Experimentos sobre el prototipo

Sobre el prototipo de laboratorio se han probado el regulador completo de orden 15, para usar como referencia de buen funcionamiento, y los reguladores para $N = 4$, tanto diagonal como balanceado en la configuración I2O2. Las magnitudes de tensión y corriente se expresan en unidades per-unit, tomando como valores base la potencia nominal del prototipo de aerogenerador (10 KW), comparables a las presentadas en (Navarro-Martínez *et al.*, 2026). En los experimentos se han realizado cambios de referencia (Figuras 8 a 10) y conexión/desconexión de carga. Se utiliza el sumatorio de los errores al cuadrado dividido por el número de muestras de cada experimento para tener una medida cuantitativa del funcionamiento de los diferentes reguladores. Los resultados pueden verse en la Tabla 2, donde se observa un comportamiento muy similar al regulador de orden 15, sobre todo en el regulador balanceado, por el mayor orden en el subregulador rápido que el regulador diagonal. Las gráficas de los experimentos de carga no se han incluido por falta de

espacio. También se ha probado el interlacing $N = 5$ diagonal, pero los resultados no han sido satisfactorios.

Tabla 2: Índices de costes de funcionamiento

Índices ($\cdot 10^{-3}$)	Ref	Conex	Desconex
Reg. Orden 15	0.2736	0.2890	0.3155
N=4 Balanceado	0.2702	1.2357	0.3808
N=4 Diagonal	0.5757	2.1929	0.3326

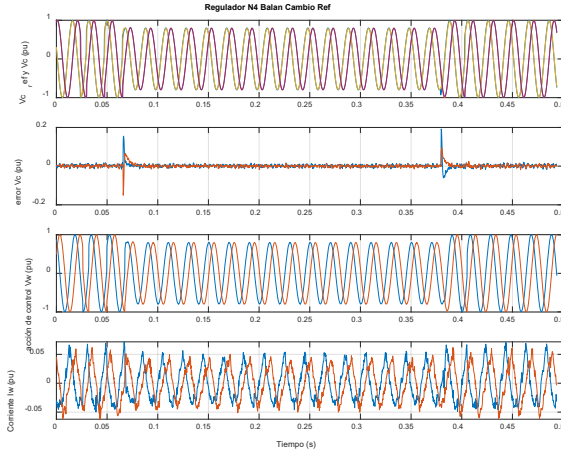


Figura 9: Experimento N=4 Balanceado

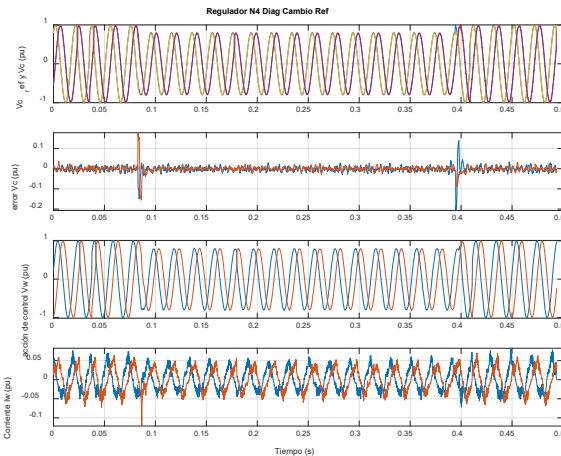


Figura 10: Experimento N=4 Diagonal

7. Conclusiones

Se ha presentado una formulación de la técnica de control interlacing directamente sobre la representación en espacio de estados de reguladores lineales discretos, aplicable a sistemas MIMO de dimensión arbitraria. La formulación extiende los planteamientos clásicos basados en funciones de transferencia, que se limitan a reguladores SISO y requieren la separación de polos mediante descomposición en fracciones simples.

Se han analizado dos realizaciones del regulador: la forma diagonal (modal) y la forma balanceada. La forma diagonal proporciona un mayor ahorro computacional al trabajar con una realización más sencilla y un reparto más equilibrado de la acción de control entre los diferentes periodos, mientras que la forma balanceada prioriza los estados más influyentes

en los primeros periodos, de forma que los últimos subreguladores lentos apenas tienen aportación a la acción de control y se podrían eliminar sin perder el control del sistema, lo que sería similar a trabajar con un modelo reducido.

Para cada realización, se han estudiado dos criterios de actualización de las entradas de los subreguladores lentos: configuración I1O2 y I2O2. La configuración I1O2 realiza el cálculo de todas las acciones de control de los subreguladores lentos en el mismo instante, mientras que I2O2 la realiza justo en el instante en que se aplican, por lo que ofrece una mayor anticipación del control, además de ofrecer un ahorro computacional extra al no tener que guardar la acción de control calculada de un instante al siguiente.

El mayor ahorro computacional se consigue, por tanto, para la configuración I2O2 sobre el regulador en forma diagonal. A mayor orden N del interlacing y a menor orden n_f en el subregulador rápido mayor ahorro computacional se obtiene, pero también mayor pérdida de prestaciones del control con respecto al control sin interlacing. Por tanto, el ahorro computacional alcanzable dependerá de cada aplicación en concreto. Un buen índice de coste para valorar las pérdidas de prestaciones del control al aplicar interlacing es el basado en el error cuadrático de las variables controladas.

Agradecimientos

Este trabajo se ha realizado gracias al apoyo del Proyecto PID2023-151755OB-I00, financiado por MICIU/AEI/10.13039/501100011033/ y por FEDER/UE.

Referencias

- Baños, A., Salt, J., Casanova, V. (2021). A QFT approach to robust dual-rate control systems. *International Journal of Robust and Nonlinear Control*, 32(2), 1026–1054. DOI: 10.1002/rnc.5861
- Bhattacharya, R., Balas, G. J. (2009). Control in computationally constrained environments. *IEEE Transactions on Control Systems Technology*, 17(3), 589–599. DOI: 10.1109/TCST.2008.2001919
- Ding, J., Marcassa, F., Wu, S. C., Tomizuka, M. (2004). Multirate control for computation saving. En *Proc. 2004 American Control Conference*, Boston, MA, pp. 110–115. DOI: 10.23919/ACC.2004.1384456
- Navarro-Martínez, G., Martínez-Turégano, J., Sala, A., Blasco-Giménez, R. (2026). Robust grid forming control for black start operation of diode rectifier based wind power plants. *Mathematics and Computers in Simulation*, 239, 661–678. DOI: 10.1016/j.matcom.2025.07.019
- Roig, J. V., Salt, J. (2026). Autonomous vehicle front steering control computation saving. *Machines*, 14(5), 523. DOI: 10.3390/machines14050523
- Sahinkaya, A., Sawicki, J. T. (2020). Computationally efficient implementation of robust controllers in active magnetic bearing systems. *Mechanical Systems and Signal Processing*, 144, 106902. DOI: 10.1016/j.ymssp.2020.106902
- Salt, J. (2025). Interlacing in controllers implementation: Frequency analysis. *arXiv*, arXiv:2510.20394. DOI: 10.48550/arXiv.2510.20394
- Salt, J., Albertos, P. (2005). Model-based multirate controllers design. *IEEE Transactions on Control Systems Technology*, 13(6), 988–997. DOI: 10.1109/TCST.2005.854338
- Salt, J., Cuenca A., Palau, F., Dormido, S. (2014). A multirate control strategy to the slow sensors problem: An interactive simulation tool for controller assisted design. *Sensors*, 14(3), 4086–4109. DOI: 10.3390/s140304086
- Salt, J., Tomizuka, M. (2014). Hard disk drive control by model based dual-rate controller: Computation saving by interlacing. *Mechatronics*, 24(6), 691–700. DOI: 10.1016/j.mechatronics.2014.05.007
- Wu, S., Tomizuka, M. (2003). Multi-rate digital control with interlacing and its application to hard disk drives. En *Proc. 2003 American Control Conference*, Denver, CO, pp. 4347–43